



Pontifícia Universidade Católica do Rio Grande do Sul
Departamento de Engenharia Elétrica
Faculdade de Informática
Circuitos Digitais – 4452B-4



Prof. Daniel Barros Júnior (T590)
Prof. Ney Laert Vilar Calazans (T490)

Trabalho 1 de Laboratório - Implementação e Validação Modular de Unidades Lógico Aritméticas

Aluno 1: _____

Aluno 2: _____

Prática: Implementação de célula de ULA e validação de estruturas de 2 e 4 bits

Recursos: Protoboard, fonte de alimentação, CIs TTL 74XX, chaves de duas posições, diodos emissores de luz (leds), resistores, fios para conexão, multímetro.

Parte I – Introdução e Objetivos

Este Laboratório tem por objetivo exercitar o uso de circuitos digitais reais para implementar subsistemas combinacionais de maneira modular. O exemplo é um módulo de 2 bits de uma Unidade Lógico Aritmética (ULA) simples, capaz de realizar 12 operações distintas. A construção de um módulo de 2 bits e sua duplicação e interconexão para gerar uma ULA de 4 bits deve prover os alunos com uma visão da utilidade e versatilidade do projeto modular de sistemas digitais.

Parte II – Unidades Lógico Aritméticas

Uma ULA é um módulo fundamental de sistemas digitais, que é capaz de realizar a cada instante de tempo uma dentre um conjunto fixo de operações aritméticas ou lógicas.

Tipicamente uma ULA é um hardware que possui **duas** entradas de *dados*, dados significando aqui informação útil. O valor que aparece a cada instante nas entradas de dados são os *operandos* da ULA. Uma ULA sempre possui também uma saída de dados, algumas vezes denominada *resultado* das operações. Normalmente, as duas entradas de dados e a saída transportam valores representados em **n bits**. O valor de **n** varia de ULA para ULA, dependendo da natureza dos dados a serem manipulados. Valores clássicos são ULAs de 4, 8, 16, 32 e 64 bits. As operações realizadas por uma ULA podem ser unárias, em cujo caso trabalham sobre um dos dois operandos apenas, ignorando o outro. Exemplos destas é a inversão de todos os bits de uma entrada para gerar a saída, ou incrementar o valor binário em uma entrada de uma unidade gerando a saída. Outra possibilidade é ter operações binárias, que agem sobre os dois operandos, tais como o OU Booleano bit a bit das duas entradas ou a soma das duas entradas para gerar a saída.

Além de entradas e saídas de dados, como a ULA é capaz de executar múltiplas operações a cada instante, existem *entradas de controle* para selecionar a operação a ser realizada. Normalmente, existem **p** entradas de controle, possibilitando que a ULA execute 2^p operações distintas, uma operação distinta para cada código binário dos **p** bits de controle. Frequentemente, uma destas entradas é uma entrada binária denominada de **modo**, que seleciona se a operação a realizar é lógica ou aritmética. Uma *operação aritmética* diferencia-se de uma *operação lógica* pela consideração de interações entre os bits adjacentes dos vetores de bits manipulados. Por exemplo, uma soma é claramente uma operação aritmética, pois seu resultado depende da interação entre bits adjacentes pela consideração do vai-um de cada casa para a casa subsequente. Uma inversão de um vetor é um contra-exemplo, constituindo uma operação lógica que não necessita qualquer interação entre bits da entrada para cálculo do valor da saída. Claramente, operações lógicas podem ser executadas em paralelo sobre todos as posições de bits de entrada, enquanto que operações aritméticas dependem de resultados de bits de posições anteriores. As primeiras são obviamente mais eficientes em termos de tempo de execução.

Finalmente, algumas saídas de controle adicionais costumam estar presentes em ULAs, tais como a identificação de vai-um da última casa em uma operação aritmética, a identificação se o valor de resultado é a constante 0 ou mesmo a constante 1, o sinal do resultado da operação, e assim por diante. Estes sinais costumam ser denominados *qualificadores*, pois fornecem informações qualitativas sobre o resultado de uma operação lógica ou aritmética.

Parte III – Especificação do Projeto

Deve ser construída uma ULA (Unidade Lógica e Aritmética) de 1 bit conforme o esquemático abaixo. Este módulo foi extraído do Livro de Herbert Taub constante na bibliografia da disciplina. Sua funcionalidade está descrita em detalhes na Seção 5.13 do livro. Para simplificar o trabalho, reproduz-se aqui resumidamente as informações de definição da funcionalidade da ULA. A Figura 1 apresenta o diagrama de portas lógicas básico de 1 bit de tal ULA. Abaixo discute-se esta implementação.

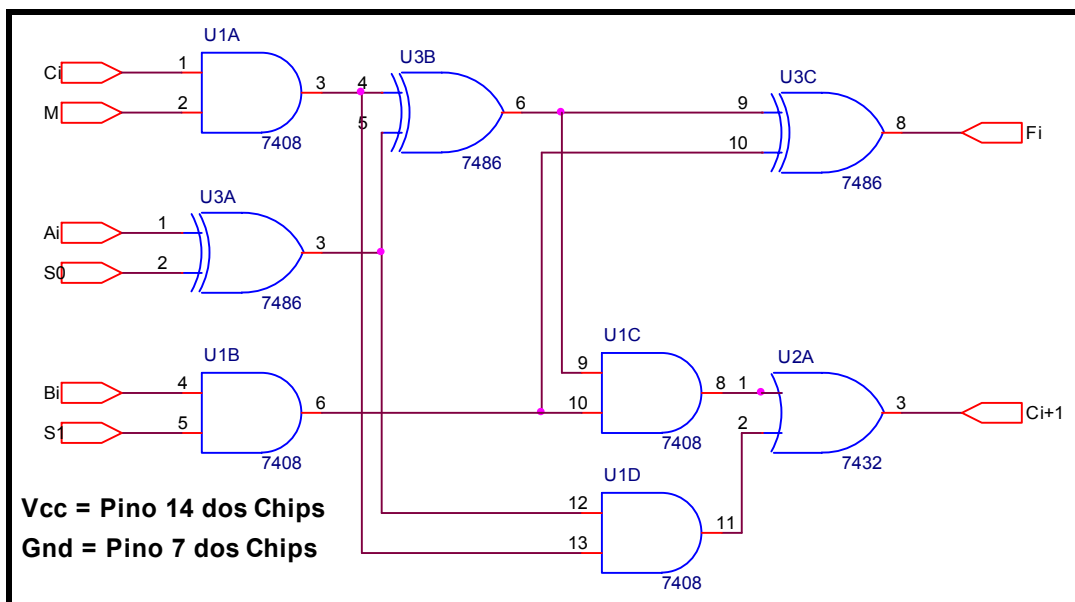


Figura 1 – Diagrama de portas para 1 bit da ULA a construir. Os códigos junto às portas (74XX) indicam o tipo de CI a usar. Os números ns entradas/saídas de portas indicam a pinagem.

Esta ULA possui duas entradas de dados (A e B), uma saída de dados (F), uma entrada de controle de modo (M) uma entrada de vem-um para o primeiro bit dos operandos (C_0), e dois bits de seleção de operação (S0 e S1). Além disto existe uma saída qualificadora que identifica o vai-um que sai da última casa em operações aritméticas (C_n). O diagrama de portas lógicas para um módulo de 1 bit desta ULA aparece na Figura 1. Note-se o índice i em algumas das entradas/saídas do módulo de 1 bit. Pela interconexão de n destes módulos é possível montar ULAs com tamanhos arbitrários de entradas/saída. As entradas A e B e a saída F são neste caso formadas por n bits indexados de 0 a $n-1$, com 0 sendo o bit menos significativo e $n-1$ o mais significativo. A interconexão entre 2 bits adjacentes da ULA, digamos 3 e 4 se faz pela conexão de fios às entradas e saídas $A_3, A_4, B_3, B_4, F_3, F_4$ e pela comunicação entre os vai-uns adjacentes (note-se que a saída de vai-um do quarto estágio, o de número 3, é C_{i+1} com $i=3$, ou seja, corresponde em nome ao vem-um do estágio seguinte C_i , com $i=4$, isto indicando que devem ser o mesmo fio). As entradas sem índice (M, S0, S1) são comuns a todos os estágios. No final, C_0 corresponde ao vem-um inicial (entrada primária) e C_n corresponde ao vai-um qualificador final.

As funções lógicas e aritméticas desempenhadas pelo circuito são resumidamente descritas nas Tabelas 1 a 3. Estude estas Tabelas e estabeleça a relação destas com o diagrama de esquemáticos da Figura 1. Note que a ULA é capaz de executar exatamente 12 operações.

Tabela 1 – Funções lógicas para a ULA.

Função Lógica com M=0			
S1	S0	Função Lógica F_i	Comentário
0	0	$F_i = A_i$	Entrada A transferida para a saída
0	1	$F_i = \overline{A_i}$	Entrada A complementada e transferida para a saída
1	0	$F_i = A_i \oplus B_i$	OU exclusivo de A e B na saída
1	1	$F_i = \overline{A_i} \oplus B_i$	Não-OU exclusivo de A e B na saída

Tabela 2 – Funções aritméticas para a ULA - primeira parte.

Funções Aritméticas com M=1 e $C_0=0$			
S1	S0	Função Aritmética F	Comentário
0	0	$F = A$	Entrada A transferida para a saída
0	1	$F = \overline{A}$	Complemento de um de A na saída
1	0	$F = A \text{ mais } B$	Soma de A e B na saída
1	1	$F = \overline{A} \text{ mais } B$	Soma de B e complemento de um de A na saída

Tabela 3 – Funções lógicas para a ULA - segunda parte.

Funções Aritméticas com M=1 e $C_0=1$			
S1	S0	Função Aritmética F	Comentário
0	0	$F = A \text{ mais } 1$	A incrementado de 1 vai para saída
0	1	$F = \overline{A} \text{ mais } 1$	Complemento de 2 de A vai para saída
1	0	$F = A \text{ mais } B \text{ mais } 1$	Soma de A e B incrementada de 1 vai para saída
1	1	$F = \overline{A} \text{ mais } B \text{ mais } 1$	B menos A vai para saída (em 2's)

Pesquise, Pense e Responda: Por que motivo não existem 16 operações distintas possíveis nesta ULA, uma vez que ela possui 4 entradas de controle para especificar a operação a realizar? Dê contra exemplos para justificar sua resposta.

Pesquise, Pense e Responda: Compute teoricamente para uma ULA de 32 bits construída com o módulo apresentado aqui, qual seria o atraso de uma operação lógica e de uma operação aritmética no pior caso de entrada possível em ambas. Considere que cada porta possui um atraso de 1 unidade (não importa a unidade específica). Descreva qual o pior caso de operação em termos de operação realizada e dados de entrada, diga porque ele é o pior caso e se ele é único.

Pesquise, Pense e Responda: As 12 operações desta ULA são realmente todas distintas entre si? Justifique sua resposta com exemplos.

Parte IV - A Fazer e a Entregar

- Cada grupo deve ter dois alunos. Duas montagens devem ser realizadas em aula ou como atividade extra classe, utilizando o material descrito no início deste documento, disponível no laboratório: a primeira de uma versão de 2 bits da ULA e sua validação sobre o protoboard com chaves/leds e/ou multímetro. A segunda montagem deve ser acoplar duas ULAs de dois grupos de alunos para formar uma ULA de 4 bits, usando os fios necessários e mostrando seu funcionamento. Para mostrar o funcionamento, aconselha-se usar chaves conectadas às entradas do circuitos (seis chaves para uma ULA de 1 bit) e leds conectados às saídas (dois leds para uma ULA de 1 bit). Para chaves e leds, não esqueçam de usar resistores de pull-up ou pull-down (aconselha-se resistores de $1K\Omega$) para levar chaves abertas ao valor lógico 1 ou 0 e para apagar ou acender leds quando a saída da ULA for 1. Veja como deve ser montada uma chave na Figura 2 abaixo. Para leds, vale raciocínio e montagem similar.

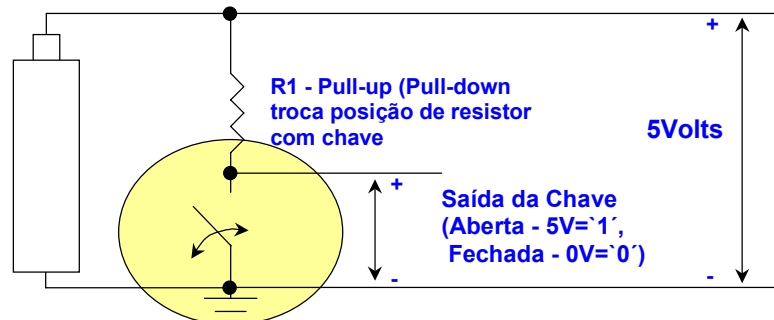


Figura 2 – Diagrama elétrico de funcionamento e uso de uma chave mecânica.

- Os grupos devem verificar o funcionamento das operações lógicas e aritméticas e mostrar para o professor seu funcionamento.
- Um relatório do trabalho deve ser entregue. No relatório deve constar pelo menos 4 exemplos de operações realizadas sobre cada montagem, a respostas às questões **Pesquise, Pense e Responda** postas acima, e as dificuldades encontradas para realizar o trabalho;

Percentuais de nota atribuídos às Atividades:

Item Avaliado	Percentual
Montagem validada de ULA de 2 bits	50%
Montagem validada de ULA de 4 bits	20%
Relatório	30%