

## Modos de Transferência

### Acesso Direto à Memória (DMA)

# DMA – Acesso Direto à Memória

- **Problema**

- Interrupção não necessita que processador aguarde por eventos
- Porém processador é responsável por realizar transferência de dados

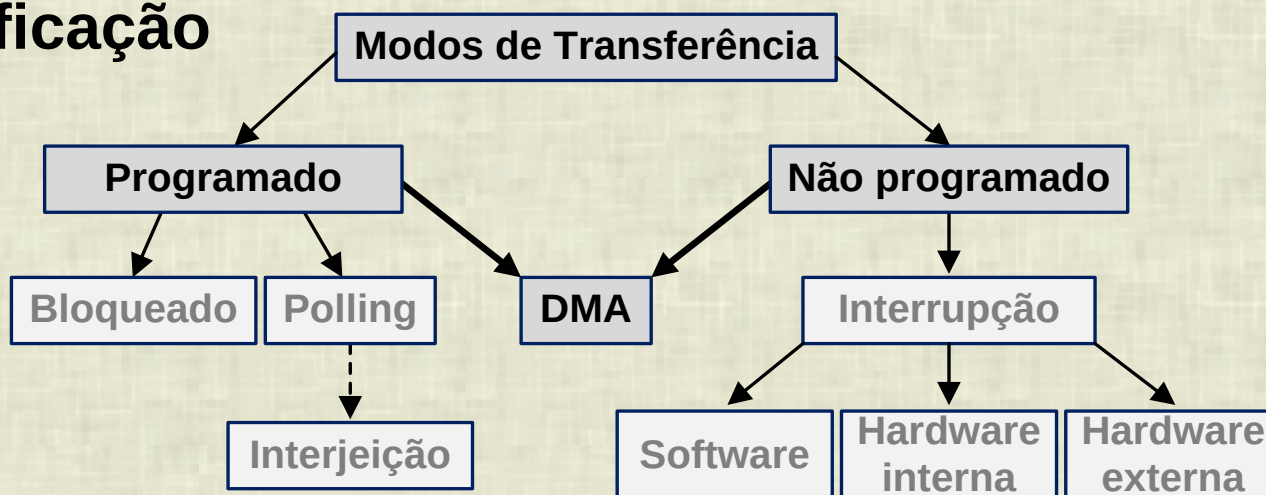
- **Solução**

- Utilizar um mecanismo que desonere o processador → DMA

- **Definição**

- Modo de transferência entre máquinas com características programadas e não programadas, que libera o uso do processador

- **Classificação**



# DMA – Acesso Direto à Memória

---

- **Funcionamento**

- Dispositivo controlador de DMA (*DMA Controller* - *DMAC*) é responsável pela transferência de dados

- **Características de funcionamento**

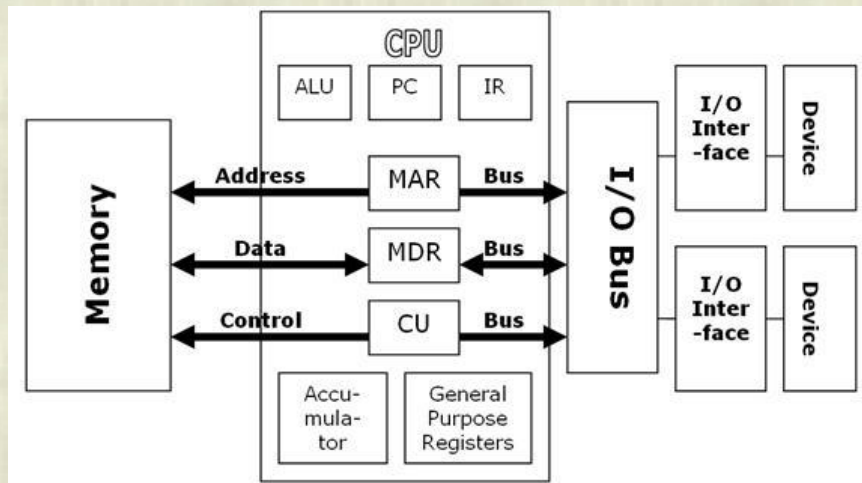
- Mecanismos de interrupção continuam sendo utilizados
  - Apenas no término de um evento de E/S, ou na ocorrência de exceções
- Comparando com polling e interrupção, DMA deve ser utilizado para interface de periféricos que necessitem de grande vazão de dados com a memória
- Durante operação DMAC pode se tornar mestre do barramento, controlando transferência entre periférico e Memória

- **Considerações**

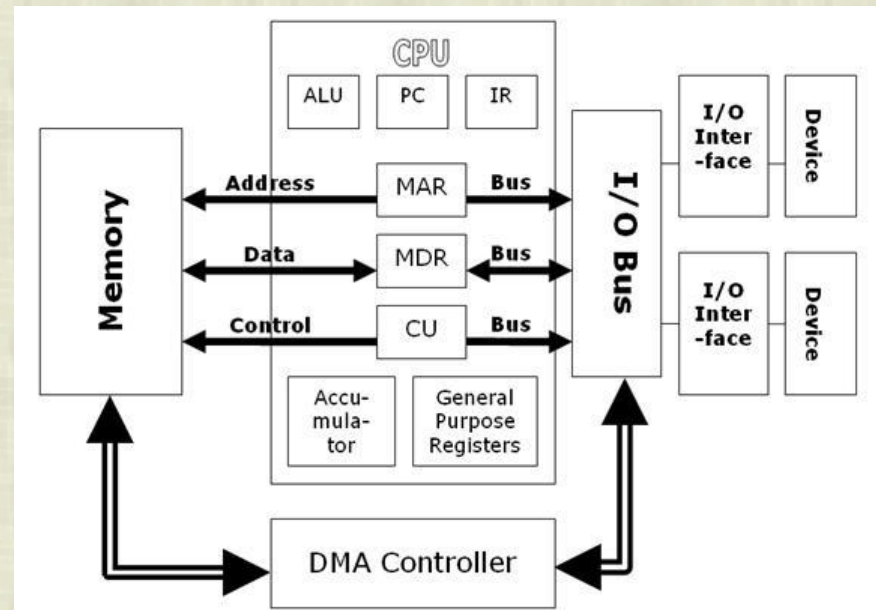
- Se o processador precisar do barramento durante o DMA, ocorrerá atraso, uma vez que a memória está ocupada
- Utilizando caches no processador o desempenho irá melhorar, uma vez que o processador não precisará aguardar pela liberação do barramento

# Comparação entre arquiteturas hipotéticas

- Arquitetura sem DMA



- Arquitetura Com DMA



# Passos Genéricos na Transferência com DMA

---

## 1. Processador programa DMAC com

- Identificação do dispositivo que solicitou DMA
- Operação a ser realizada no dispositivo (escrita/leitura)
- Endereço origem e destino (da memória principal e do periférico)
- Número de bytes a serem transmitidos

## 2. DMAC assume barramento, iniciando a operação

- Transferência inicia quando dado está disponível. O DMAC fornece o endereço de leitura ou escrita. Se requisição necessitar mais de uma transferência, o DMAC gera próximo endereço de memória
- Por meio deste mecanismo o DMA pode transferir milhares de bytes do entre periférico e memória, sem interromper o processador

## 3. Concluída transferência por DMA, DMAC interrompe processador que poderá verificar se operação foi realizada com sucesso interrogando o DMAC

- Durante a transferência, podem ocorrer exceções que abortam o DMA (e.g., escrita na memória com erro)

- **Uma vez programado DMAC, este opera em paralelo com o processador**

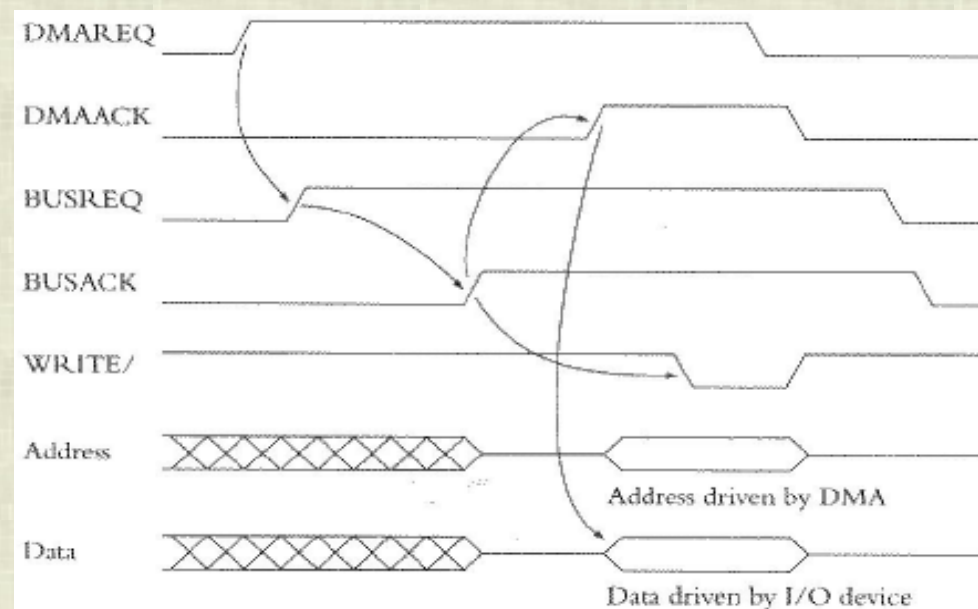
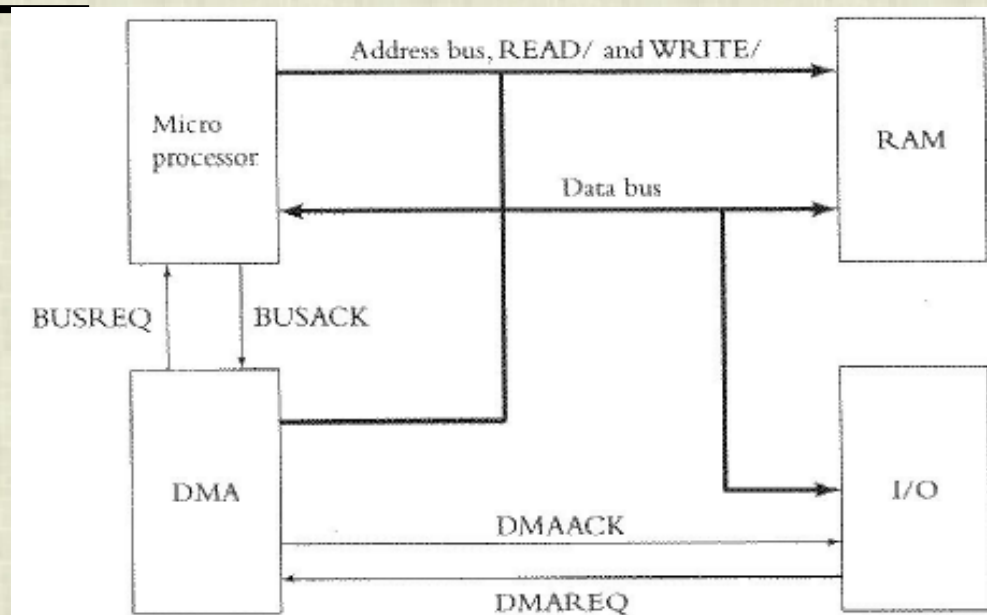


# Arquitetura Exemplo de DMA

## Transferência de Dados Exemplo

Para os dados irem de um dispositivo para memória:

1. Dispositivo assinala DMAREQ para o DMAC
2. DMAC assinala BUSREQ ao micro-processador
3. Assim que possível, processador assinala BUSACK
4. DMAC indica endereço para escrever os dados no barramento de endereço
5. DMAC assinala DMAACK para o dispositivo e WRITE para a memória
6. Dispositivo utiliza o barramento de dados
7. DMAC libera DMAACK, o endereço de barramento e BUSREQ
8. Processador libera BUSACK e continua executando instruções



# Técnicas para Compartilhamento do Barramento entre Processador e DMAC

---

- **Halt (Transferência de Bloco)**

- Método simples, onde DMAC suspende processador (ganha barramento)
- Usa pino de HOLD
- CPU pode realizar operações que não fazem acesso ao barramento
- Passos
  1. Uma vez programado DMAC, este envia sinal de HOLD para o processador
  2. Processador conclui instrução corrente e envia HOLDACK
  3. DMAC recebendo HOLDACK tem acesso total ao barramento
  4. Ao término da transferência DMAC remove HOLD

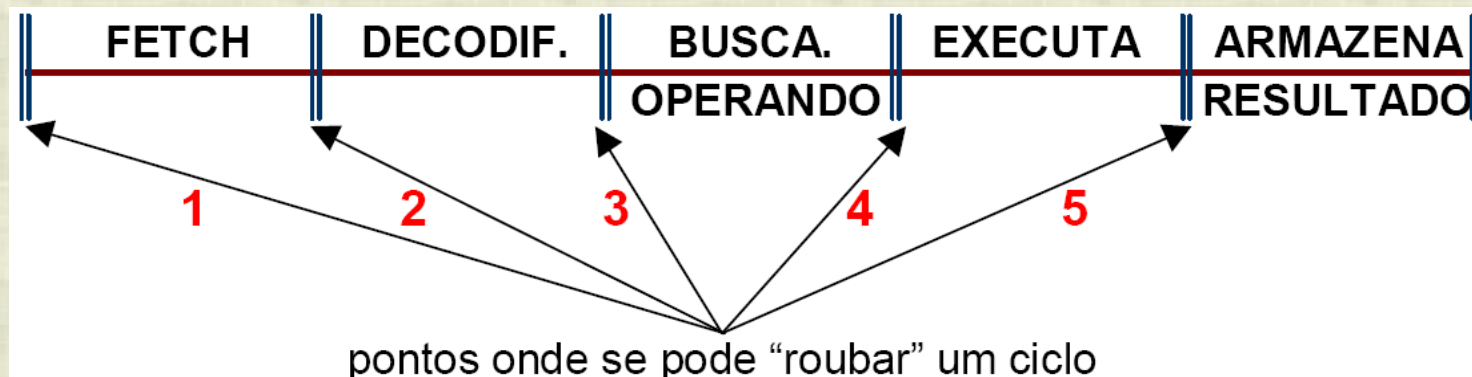
- **Entrelaçado (*interleaved*)**

- DMAC disputa barramento com processador para fazer acesso à memória
- Controlador do barramento pode dar prioridade a processador para evitar atrasos

# Técnicas para Compartilhamento do Barramento entre Processador e DMAC

- **Roubo de Ciclo (*cycle stealing*)**

- Envia palavra a palavra (ou bloco a bloco)
- DMAC requer barramento e processador entrega este entre ciclos de máquina
- Passos
  1. DMAC assincronamente requer barramento com DMAREQ
  2. Processador termina ciclo corrente e envia DMAACK, liberando barramento
  3. DMAC faz uma transferência e remove DMAREQ
  4. Terminada TODA transferência, DMAC avisa processador por interrupção





# Estudos de Caso de DMA

---

- **DMA em PC (entre memória principal e placa de som) com 8237A**
  - Processador programa DMAC
  - DMAC recebe da processador sinal para iniciar DMA
  - DMAC realiza leitura na RAM e envia para a placa
  - Processador realiza em paralelo outras operações que não envolvam barramento
- **Antes de iniciar uma transferência é necessário definir**
  - Página da memória a ser utilizada
  - Deslocamento na página
  - Quantidade de dados a ser transferida
- **Limitações do DMA no PC**
  - Máximo 64 KB por vez (pois contador de bytes do DMAC contém 16 bits)
  - Só pode transferir dentro da mesma página
  - Velocidade: apenas 6 MHz (para a época do XT era suficiente), logo para processador com mais de 200 MHz não faz sentido utilizar este padrão de DMA

# Estudos de Caso de DMA

---

- **Fast Multiword DMA**

- Padrão de DMA permitido pelo chipset Triton da Intel que utiliza um modo de transferência de dados entre disco rígido e memória
- Este modo transfere 48 bits por vez ao invés dos 16 bits originais
- Transferência pode chegar a 16,6 MB/s

- **Ultra DMA**

- Transfere dados no modo de rajadas (*burst mode*)
- Desenvolvido pela Quantum Corporation e Intel para tornar-se um padrão da indústria.
- Introduzido em computadores no final de 1997 com o objetivo de torná-lo um padrão de interface para disco rígido
- Evoluiu conforme as interfaces ATA (AT Attachment)
  - Ultra DMA 0                      16.7 MBps (Mega bytes por segundo)
  - Ultra DMA 1                      25.0 MBps
  - Ultra DMA 2                      33.3 MBps
  - Ultra DMA 3                      44.4 MBps
  - Ultra DMA 4                      66.7 MBps
  - Ultra DMA 5                      100.0 MBps
  - Ultra DMA 6                      133.0 MBps
  - Ultra DMA 7                      167.0 MBps

# Estudos de Caso de DMA

- **DMA no Cell**

- Cell é um multiprocessador integrado em um único CI (*Multi-Processor System-on-Chip* - MPSoC), composto por 9 processadores
- Desempenho chega a 200 GBps (Gigabytes por segundo)
- Transferência em um único bloco de até 16KBytes ou uma lista de 2 a 2.048 blocos
- DMA no Cell suporta coerência de cache

