



CURSO: *Mestrado e Doutorado em Ciência da Computação*
DISCIPLINA: Tópicos Especiais em Sistemas Embarcados e Sistemas Digitais II
(Sincronização e Projeto de *Sistemas Digitais Assíncronos*)
CÓDIGO: 34664 **CRÉDITOS:** 02 **CARGA HORÁRIA:** 30 horas-aula
VALIDADE: a partir de 2017/II

OBJETIVOS: O cumprimento da disciplina busca dar ao aluno, ao final do semestre, condições de:

1. Dominar os conceitos principais relacionados à sincronização de ações em sistemas digitais, tais como sincronismo, metaestabilidade, interfaces de comunicação síncronas e assíncronas, entre outros;
2. Reconhecer e diferenciar sistemas digitais síncronos de sistemas digitais não-síncronos;
3. Dominar os principais conceitos relacionados a circuitos e sistemas digitais síncronos e não-síncronos;
4. Compreender e ser capaz de utilizar circuitos e sistemas não-síncronos como parte do projeto de sistemas digitais complexos globalmente assíncronos, localmente síncronos (GALS) ou totalmente assíncronos;
5. Incutir-se dos principais conceitos da área de pesquisa e desenvolvimento de sistemas digitais assíncronos;
6. Dispor de uma visão ampla da área de sistemas digitais assíncronos no que concerne primitivas de projeto, técnicas e práticas de projeto de sistemas digitais não-síncronos, bem como o escopo de uso de técnicas assíncronas de projeto;
7. Empregar métodos e ferramentas de projeto de circuitos e sistemas digitais assíncronos.

EMENTA:

A sincronização em sistemas digitais. Corridas, transitórios, riscos (*hazards*) e metaestabilidade. Circuitos e sistemas síncronos. Circuitos e sistemas não-síncronos. Circuitos e sistemas globalmente assíncronos, localmente síncronos (GALS). Protocolos de comunicação. Modelos de atraso. Insensibilidade a atrasos. Arcabouços de projeto não-síncrono. Projetos *bundled-data* e *QDI*. *Null-Convention Logic* (NCL). Projeto NCL. Componentes assíncronos e seu projeto.

Carimbo e Assinatura da Unidade:

Campus Central

Av. Ipiranga, 6681 – Prédio 32 - CEP: 90619-900
Fone: (51) 3320-3611 Fax (51) 3320-3621
E-mail: ppgcc@inf.pucrs.br
www.pucrs.br/facin



Nº DA UNIDADE: 01

CONTEÚDO: Motivação, Modelos e Arcabouços de Projeto Não-Síncrono

- 1.1. Circuitos síncronos: definição, pressupostos e modelo subjacente
- 1.2. Evolução tecnológica e circuitos síncronos
- 1.3. Circuitos não-síncronos: taxonomia
- 1.4. Comparações: síncronos versus não-síncronos
- 1.5. Arcabouços de projeto não-síncrono - Modelo de Moreira
 - 1.5.1. Estilo de projeto → conjunto de componentes e arquitetura
 - 1.5.2. Canais → enlace de comunicação e protocolo
- 1.6. Modelos e exemplos de arcabouços
 - 1.6.1. Protocolos de comunicação
 - 1.6.2. Codificação de dados
 - 1.6.3. Modelos de atraso

Nº DA UNIDADE: 02

CONTEÚDO: Introdução ao Projeto Assíncrono

- 2.1. Taxonomias assíncronas
- 2.2. Projeto *bundled-data* (BD)
- 2.3. Projeto *quasi-delay insensitive* (QDI)
- 2.4. Representações abstratas
- 2.5. Pipelines assíncronos
- 2.6. Controladores assíncronos

Nº DA UNIDADE: 03

CONTEÚDO: Um Exemplo de Arcabouço de Projeto Assíncrono - NCL

- 3.1. *Null Convention Logic* (NCL)
- 3.2. Projeto NCL
- 3.3. O ambiente UNCLE

Nº DA UNIDADE: 04

CONTEÚDO: Infraestrutura de Projeto para Circuitos Assíncronos

- 4.1. Componentes assíncronos e bibliotecas de células
- 4.2. O fluxo ASCEnD-A
- 4.3. As bibliotecas ASCEnD
- 4.4. Projeto SDDS-NCL

BIBLIOGRAFIA:

• **BÁSICA:**

1. SPARSØ, J. AND FURBER, S. (Eds). Principles of Asynchronous Circuit Design - A Systems Perspective. Springer, 2002. 360p. Capítulos 1-8 disponíveis na Internet.

Carimbo e Assinatura da Unidade:

Campus Central

Av. Ipiranga, 6681 – Prédio 32 - CEP: 90619-900
Fone: (51) 3320-3611 Fax (51) 3320-3621
E-mail: ppgcc@inf.pucrs.br
www.pucrs.br/facin



2. BEEREL, P. A. AND OZDAG, R. O. AND FERRETTI, M. A Designer's Guide to Asynchronous VLSI. Cambridge University Press, 2010. 353p.
3. CALAZANS, N. L. V. Automated Logic Design of Sequential Digital Circuits. Capítulo 3: Representação Seqüencial e Capítulo 5: Síntese Assíncrona, Imprinta, 1998. 342p./30p/41p. Disponível na biblioteca digital da PUCRS.

• **COMPLEMENTAR:**

1. KINNIMENT, D. J. Synchronization and Arbitration in Digital Systems. John Wiley and Sons, 2007. 282p.
2. FANT, K. M. Logically Determined Design. John Wiley and Sons, 2005. 309p.
3. MYERS, C. J. Asynchronous Circuit Design. Wiley-Interscience, 2001. 422p.
4. CORTADELLA, J.; KISHINEVSKY, M.; KONDRATYEV, A. AND LAVAGNO, L. Logic Synthesis of Asynchronous Controllers and Interfaces. Springer, 2002. 364p.
5. LAVAGNO, L. AND SANGIOVANNI-VINCENTELLI, A. Algorithms for Synthesis and Testing of Asynchronous Circuits. Kluwer Academic Publishers, 1993. 359p.

• **OUTRAS REFERÊNCIAS:**

1. HILL, F. J. AND PETERSON, G. R. Computer Aided Design with Emphasis on VLSI. John Wiley and Sons, Inc. Fourth Edition, 1993. 535p.
2. ARTIGOS DE PERIÓDICOS TAIS COMO: IEEE Transactions on VLSI, IEEE Transactions on Computer Aided Design, IEEE Transactions on Circuits and Systems, IEEE Transactions on Computers, IEEE Design and Test of Computers, e Integration the VLSI Journal.
3. ARTIGOS DE CONFERÊNCIAS TAIS COMO: IEEE/ACM Design Automation Conference (DAC), Design, Automation and Test in Europe (DATE), International Symposium on Asynchronous Circuits (ASYNC), IEEE/ACM International Conference on Computer Aided Design (ICCAD), e IEEE International Conference on Computer Design (ICCD).

1. **SOFTWARE DE APOIO:** Balsa, UNCLE, Petrify, Minimalist e outros.

Carimbo e Assinatura da Unidade:

Campus Central

Av. Ipiranga, 6681 – Prédio 32 - CEP: 90619-900
Fone: (51) 3320-3611 Fax (51) 3320-3621
E-mail: ppgcc@inf.pucrs.br
www.pucrs.br/facin