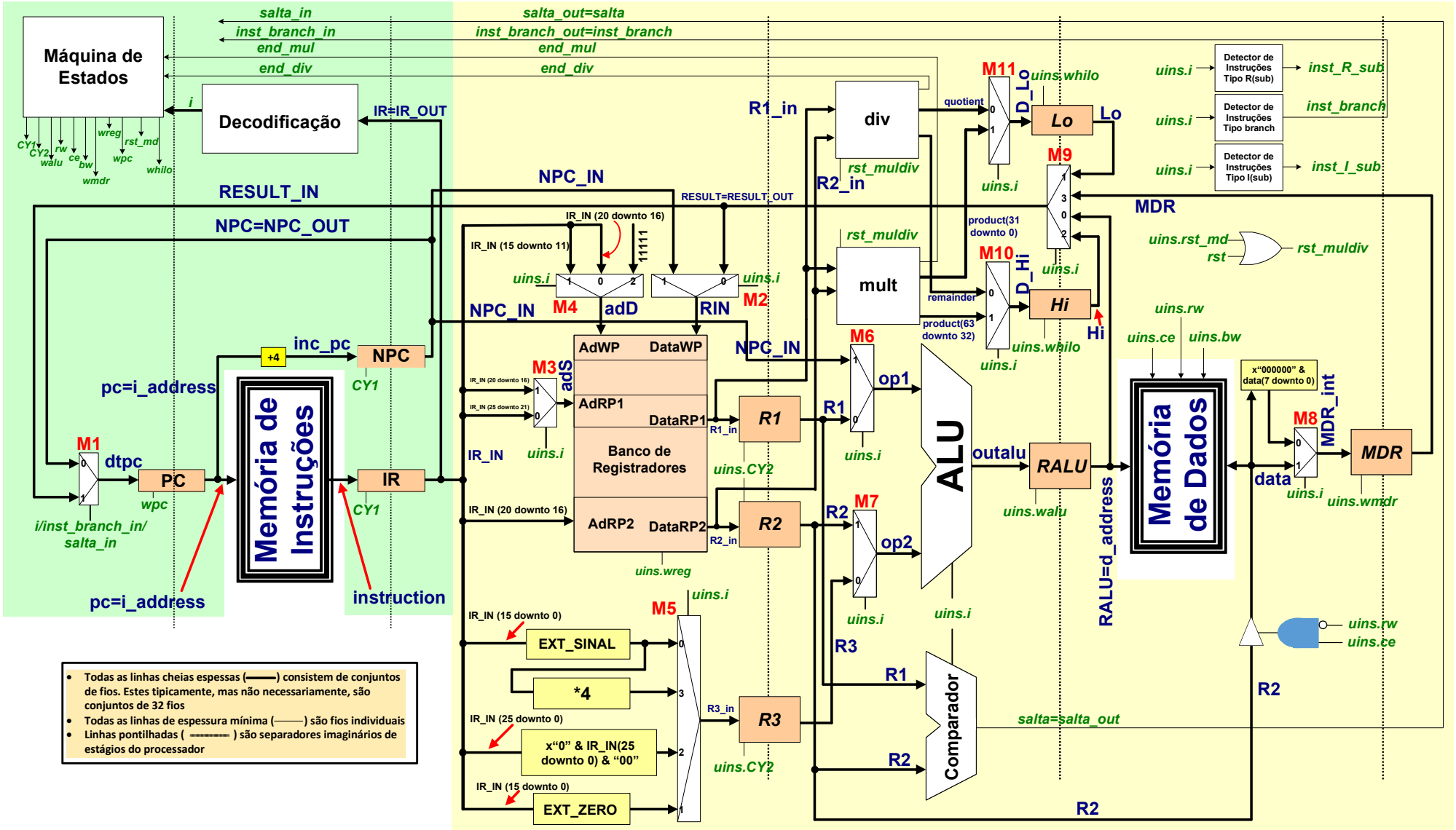
Máquina de Estados
Decodificação
salta_in
inst_branch_in
end_mul
end_div
salta_out=salta
inst_branch_out=inst_branch
end_mul
end_div
i
IR=IR_OUT
CY1
CY2
walu
rw
ce
bw
wmdr
wreg
wpc
rst_md
whilo
RESULT_IN
NPC=NPC_OUT
NPC_IN
RESULT=RESULT_OUT
IR_IN (20 downto 16)
IR_IN (15 downto 11)
11111
uins.i
M4
adD
RIN
M2
NPC_IN
+4
inc_pc
NPC
CY1
pc=i_address
M1
dtpc
PC
wpc
i/inst_branch_in/
salta_in
Memória de Instruções
IR
CY1
pc=i_address
instruction
M3
adS
IR_IN (20 downto 16)
IR_IN (25 downto 21)
IR_IN
AdWP
DataWP
AdRP1
DataRP1
Banco de Registradores
AdRP2
DataRP2
uins.wreg
R1_in
R2_in
R1
R2
uins.CY2
NPC_IN
M6
op1
R1
uins.i
M7
op2
R2
uins.i
R3
uins.i
ALU
outalu
RALU
uins.walu
RALU=d_address
Memória de Dados
data
MDR
uins.wmdr
M8
MDR_int
x"000000" & data(7 downto 0)
uins.rw
uins.ce
R2
salta=salta_out
Comparador
R1
R2
R2
IR_IN (15 downto 0)
EXT_SINAL
*4
IR_IN (25 downto 0)
x"0" & IR_IN(25 downto 0) & "00"
IR_IN (15 downto 0)
EXT_ZERO
M5
uins.i
R3_in
R3
uins.CY2
R1_in
div
rst_muldiv
R2_in
mult
rst_muldiv
quotient
remainder
product(31 downto 0)
product(63 downto 32)
M11
D_Lo
uins.whilo
Lo
M9
MDR
M10
D_Hi
uins.i
Hi
uins.whilo
uins.i
uins.rst_md
rst
rst_muldiv
uins.i
Detector de Instruções Tipo R(sub)
inst_R_sub
Detector de Instruções Tipo branch
inst_branch
Detector de Instruções Tipo I(sub)
inst_I_sub
uins.rw
uins.ce
uins.bw
uins.i
uins.rw
uins.ce
Todas as linhas cheias espessas (——) consistem de conjuntos de fios. Estes tipicamente, mas não necessariamente, são conjuntos de 32 fios
Todas as linhas de espessura mínima (——) são fios individuais
Linhas pontilhadas (-------) são separadores imaginários de estágios do processador