ORGANIZAÇÃO E ARQUITETURA DE COMPUTADORES I

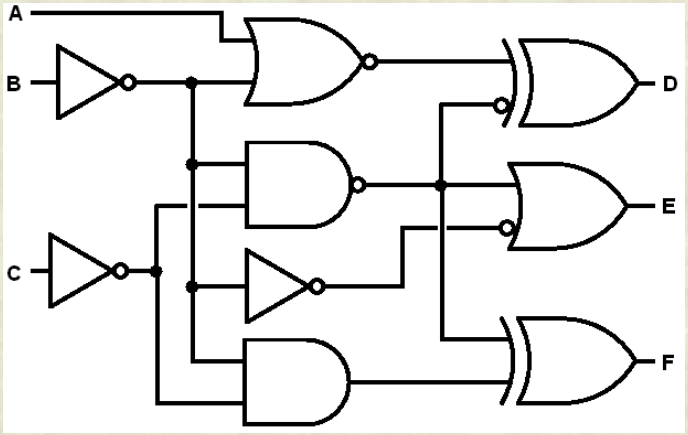
Exercícios

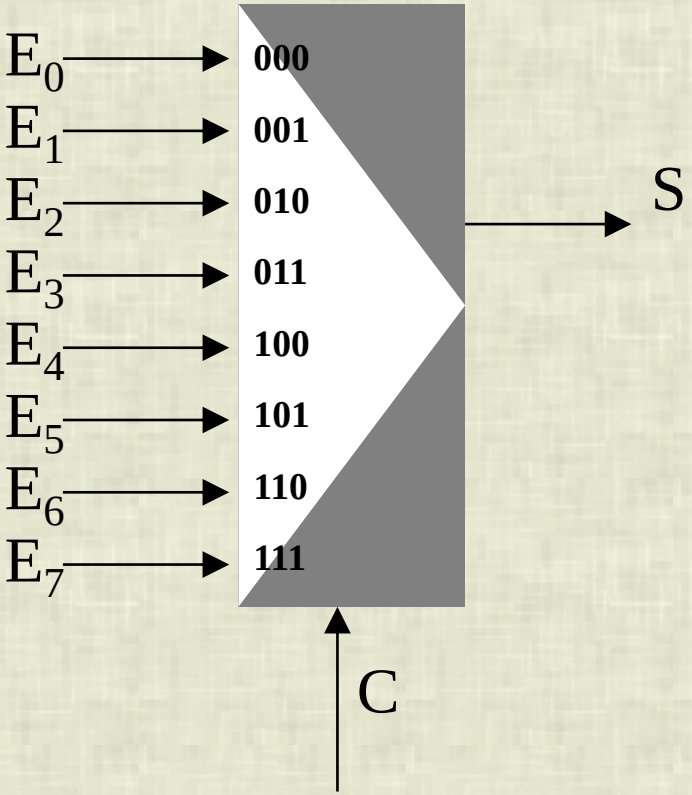
prof. Dr. César Augusto M. Marcon
prof. Dr. Edson Ifarraguirre Moreno

- **Exercício 1 – Gere um testbench que contenha os sinais A, B e C. Estes sinais devem conter um estímulo que corresponda a seguinte especificação:**

  - Sinal A:
    - Deve iniciar com o valor ‘0’
    - Deve assumir o valor ‘1’ depois de 20 ns e permanecer assim até o final da simulação
  - Sinal B:
    - Deve iniciar com o valor ‘0’ e assumir este valor a partir de 20ns novamente
    - Deve assumir o valor ‘1’ a partir dos 10ns e novamente após os 30 ns
  - Sinal C:
    - Deve iniciar com o valor ‘0’ e reassumir tal valor aos 10, 20 e 30 ns
    - Deve assumir o valor ‘1’ a partir dos tempos 5, 15, 25 e 35ns

- **Exercício 2 – Construa um módulo em vhdl para representar o circuito representado graficamente abaixo.**



- **Exercício 3 – Inclua o circuito gerado anteriormente no testbench gerado no exercício 1 e apresente forma de onda gerada para os sinais D, E e F.**

- **Exercício 4 – Implemente um Multiplexador de 8 entradas. Gere um testbench que valida sua funcionalidade de cada uma das entradas selecionadas, variando tão somente a entrada selecionada, para garantir sua atribuição para a saída.**